

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-325244

(43)Date of publication of application : 22.11.2001

(51)Int.Cl.

G06F 15/78

(21)Application number : 2000-143187

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 16.05.2000

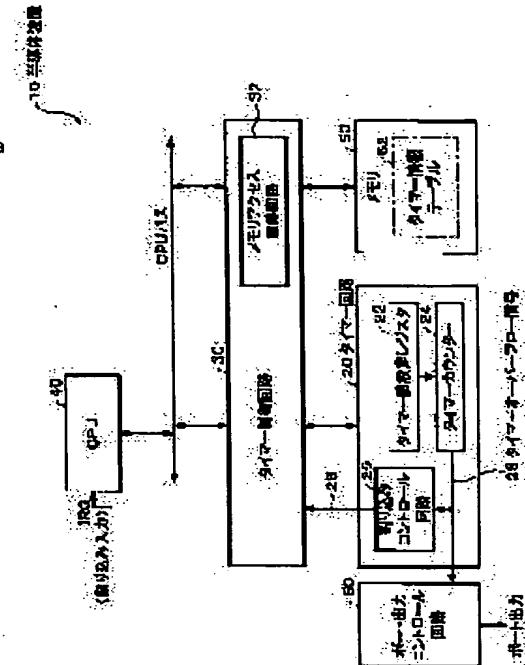
(72)Inventor : YAMAZAKI HIDEO

(54) SEMICONDUCTOR DEVICE, MICROCOMPUTER AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device, a microcomputer and electronic equipment provided with a timer function capable of realizing sophisticated real time properties.

SOLUTION: This semiconductor device is provided with: a timer circuit 20 for performing a counting operation on the basis of a timer value stored in a timer value setting register 22; and a timer control circuit 30 for performing the timer value setting control of reading the timer value from a timer information table 52 and setting it to the timer value setting register. The timer circuit 20 selects a clock source according to the clock information of the timer information table 52 and performs the counting operation. In the case that the timer value setting control from a first timer information table is ended, the timer value setting control from a second timer information table specified by the next table pointer information of the first timer information table is performed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-325244
(P2001-325244A)

(43)公開日 平成13年11月22日(2001.11.22)

(51)Int.Cl.⁷
G 0 6 F 15/78

識別記号
5 1 0

F I
G 0 6 F 15/78

テーマコード(参考)
5 1 0 G 5 B 0 6 2

審査請求 未請求 請求項の数9 O.L (全 11 頁)

(21)出願番号 特願2000-143187(P2000-143187)

(22)出願日 平成12年5月16日(2000.5.16)

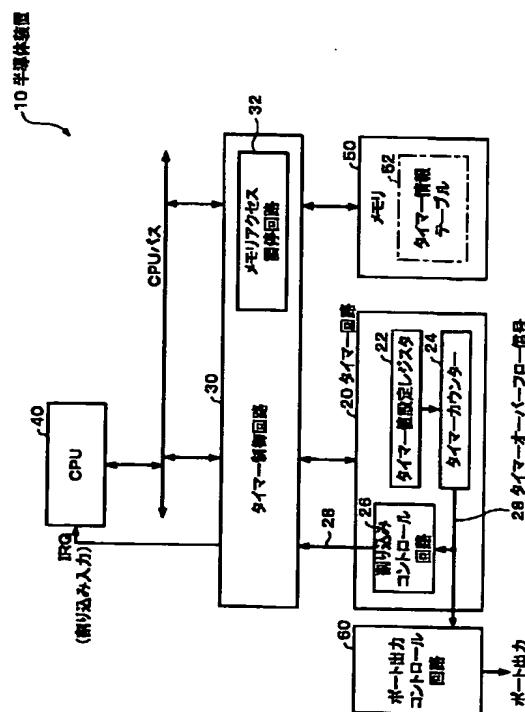
(71)出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72)発明者 山崎 英男
長野県諏訪市大和3丁目3番5号 セイコ
一エプソン株式会社内
(74)代理人 100090479
弁理士 井上 一 (外2名)
Fターム(参考) 5B062 AA03 DD06

(54)【発明の名称】 半導体装置、マイクロコンピュータ及び電子機器

(57)【要約】

【課題】 高度のリアルタイム性を実現できるタイマー機能を備えた半導体装置、マイクロコンピュータ及び電子機器の提供を目的とする。

【解決手段】 タイマー値設定レジスタ22に格納されているタイマー値に基づきカウント動作を行うタイマーハードウェア回路20と、タイマー情報テーブル52からタイマー値を読み出してタイマー値設定レジスタに設定するタイマー値設定制御を行うタイマーコントローラ30とを含む。前記タイマーハードウェア回路20は、前記タイマー情報テーブル52のクロック情報に基づきクロックソースを選択しカウント動作を行う。また第1のタイマー情報テーブルからのタイマー値設定制御を終了した場合には、第1のタイマー情報テーブルの次テーブルポインタ情報で指定された第2のタイマー情報テーブルからのタイマー値設定制御を行う。



【特許請求の範囲】

【請求項 1】 半導体装置であって、
タイマー値設定レジスタに格納されているタイマー値に基づきカウント動作を行うタイマーハ回路と、
タイマー情報テーブルからタイマー値を読み出してタイマー値設定レジスタに設定するタイマー値設定制御を行うタイマーハ制御回路とを、含むことを特徴とする半導体装置。

【請求項 2】 請求項 1において、
前記タイマー情報テーブルはタイマーハ回路がカウント動作を行う際に使用するクロックソースを選択するためのクロック情報を含み、
前記タイマーハ回路は、
前記タイマー情報テーブルのクロック情報に基づきクロックソースを選択しカウント動作を行うことを特徴とする半導体装置。

【請求項 3】 請求項 1乃至 2 のいずれかにおいて、
前記タイマー情報テーブルは次テーブルポインタ情報を含み、
前記タイマーハ制御回路は、
第 1 のタイマー情報テーブルからのタイマー値設定制御を終了した場合には、第 1 のタイマー情報テーブルの次テーブルポインタ情報で指定された第 2 のタイマー情報テーブルからのタイマー値設定制御を行うことを特徴とする半導体装置。

【請求項 4】 請求項 1乃至 3 のいずれかにおいて、
前記タイマー情報テーブルは有効カウント値数情報を含み、
前記タイマーハ制御回路は、

前記有効カウント値数に達するまで、当該タイマー情報テーブルからのタイマー値設定制御を行うことを特徴とする半導体装置。

【請求項 5】 請求項 1乃至 4 のいずれかにおいて、
テーブルインエーブルの場合には前記タイマーハ制御回路が、タイマー情報テーブルからのタイマー値設定制御を行い、
テーブルインエーブルでない場合には、所与の割り込みルーチンの実行によりタイマー値がタイマー値設定レジスタに設定されることを特徴とする半導体装置。

【請求項 6】 請求項 1乃至 5 のいずれかに記載の半導体装置を含むマイクロコンピュータであって、
前記半導体装置がアクセス可能なメモリ上に前記タイマー情報テーブルを生成するタイマー情報テーブル生成手段を含むことを特徴とするマイクロコンピュータ。

【請求項 7】 請求項 6において、
前記タイマー情報テーブル生成手段は、
同一のクロックソースでカウント可能な範囲毎にタイマー情報テーブルを生成することを特徴とするマイクロコンピュータ。

【請求項 8】 請求項 6乃至 7 のいずれかにおいて、

前記タイマー情報テーブル生成手段は、

フィードバック情報に基づき前記タイマー情報生成することを特徴とするマイクロコンピュータ。

【請求項 9】 請求項 6乃至 8 のいずれかに記載のマイクロコンピュータと、
前記マイクロコンピュータの処理対象となるデータの入力手段と、
前記マイクロコンピュータにより処理されたデータを出力するための出力手段とを含むことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置、マイクロコンピュータ及び電子機器に関する。

【0002】

【背景技術及び発明が解決しようとする課題】一般にタイマーハ制御におけるタイマー値の設定は、タイマーのタイムアウトを割り込み等で検出した割り込みルーチンが、新しいタイマーの値をタイマーにセットすることによって行われる。

【0003】しかし割り込みルーチンのようなソフトウェアを介在させるとタイムアウトが発生してから次のタイミング値をタイマーにセットし終わるまでに少なくとも数サイクルが必要である。

【0004】このためリアルタイム制御が必要なタイマーアウトプットにおいて、如何にリアルタイム性を確保するかが問題となる。

【0005】ここで例えば次のタイマー値を保持できるレジスタを用意し、当該レジスタに保持された値をタイマーにセットする手法も考えられる。この手法によれば 1 レベルのみのリアルタイム性については在る程度確保することが出来る。

【0006】しかしこのタイマー値を保持できるレジスタへのタイマー値の設定に際してはやはりソフトウェアである割り込みルーチンの介在が必要となる。このためタイムアウトが発生するまでに前期レジスタへのタイマー値の設定が可能なソフトが必要となり、ソフトウェアにとては大きな負担となっていた。

【0007】本発明は以上のような問題点に鑑みてなされたものであり、その目的とするところは、高度のリアルタイム性を実現できるタイマー機能を備えた半導体装置、マイクロコンピュータ及び電子機器の提供を目的とする。

【0008】

【課題を解決するための手段】本発明は、半導体装置であって、タイマー値設定レジスタに格納されているタイマー値に基づきカウント動作を行うタイマーハ回路と、タイマー情報テーブルからタイマー値を読み出してタイマー値設定レジスタに設定するタイマー値設定制御を行うタイマーハ制御回路とを、含むことを特徴とする。

【0009】タイマー値設定レジスタに格納されているタイマー値に基づきカウント動作を行うとは、例えば前記タイマー回路が、タイマー値設定レジスタとは別にタイマーカウンタを含み、タイマーカウンタがオーバーフローまたはアンダーフローすると、タイマー値設定レジスタの値がタイマーカウンタに設定される場合でもよい。

【0010】タイマー値設定制御とは、例えばタイマー情報テーブルに格納されているタイマー値をタイマー値レジスタに転送またはロードするための制御のことである。

【0011】タイマー情報テーブルからタイマー値を読み出すために必要なアクセス調停回路はタイマー制御用に専用に持たせても良いし、CPUへのバスリクエスト／バスアクノリッジ機能を使用しても良い。

【0012】タイマー情報テーブルからタイマー値を読み出してタイマー値設定レジスタに設定するタイミングは例えばタイマーアンダーフローまたはタイマーオーバーフローをトリガとしてもよい。

【0013】タイマー情報テーブルは、本発明の半導体装置の内部メモリまたは外部メモリ上に記憶されており、少なくとも連続してタイマー値設定レジスタに設定する複数のタイマー値を含んでいる。

【0014】本発明の半導体装置はタイマー情報テーブルからタイマー値を読み出してタイマー値設定レジスタに設定するタイマー制御回路を有している。従ってタイマーオーバーフローやタイマーアンダーフローをトリガとしてリアルタイムに次のタイマー値をタイマー値設定レジスタに設定することが出来る。

【0015】本発明によれば、割り込みルーチン等のソフトウェアを介さずにタイマー値の設定ができるため、真のリアルタイムを実現できるタイマー機能を備えた半導体装置を提供することが出来る。

【0016】また本発明の半導体装置は、前記タイマー情報テーブルはタイマー回路がカウント動作を行う際に使用するクロックソースを選択するためのクロック情報を含み、前記タイマー回路は、前記タイマー情報テーブルのクロック情報に基づきクロックソースを選択しカウント動作を行うことを特徴とする。

【0017】タイマー情報テーブルにクロック情報を持たせることにより、カウントする内容に応じて複数の異なるクロックソースを使い分けることが出来る。このため本発明によればリアルタイムに精密なタイマー設定が可能なタイマー機能を備えた半導体装置を提供することが出来る。

【0018】また本発明の半導体装置は、前記タイマー情報テーブルは次テーブルポインタ情報を含み、前記タイマー制御回路は、第1のタイマー情報テーブルからのタイマー値設定制御を終了した場合には、第1のタイマー情報テーブルの次テーブルポインタ情報を指定された

第2のタイマー情報テーブルからのタイマー値設定制御を行うことを特徴とする。

【0019】本発明によれば次テーブルポインタにより第1のタイマー情報テーブルと第2のタイマー情報テーブルをリンクさせることが出来る。

【0020】従って例えばクロック情報等の各種タイマー情報の異なる複数のタイマー情報テーブルを使用してタイマー動作を行うことにより複雑なタイマー動作の実現が可能となる。

【0021】このため本発明によればリアルタイムに複雑なタイマー設定が可能なタイマー機能を備えた半導体装置を提供することが出来る。

【0022】また本発明の半導体装置は、前記タイマー情報テーブルは有効カウント値数情報を含み、前記タイマー制御回路は、前記有効カウント値数に達するまで、当該タイマー情報テーブルからのタイマー値設定制御を行うことを特徴とする。

【0023】また本発明の半導体装置は、テーブルインエーブルの場合には前記タイマー制御回路が、タイマー情報テーブルからのタイマー値設定制御を行い、テーブルインエーブルでない場合には、所与の割り込みルーチンの実行によりタイマー値がタイマー値設定レジスタに設定されることを特徴とする。

【0024】ここにおいてテーブルインエーブル状態の設定は例えばタイマー制御用のプログラムが行うようにしても良い。

【0025】本発明によれば、必要に応じてテーブルインエーブル、テーブルディスエーブルを切りかえることにより、タイマー情報テーブルから読みだされたタイマー値に基づきカウント動作を行うことも出来るし、所定の割り込みルーチンの実行によりタイマー値設定レジスタに設定されたタイマー値に基づきカウント動作を行うこともできるタイマー機能を備えた半導体装置を提供することが出来る。

【0026】また本発明の半導体装置は、上記いずれかに記載の半導体装置を含むマイクロコンピュータであって、前記半導体装置がアクセス可能なメモリ上に前記タイマー情報テーブルを生成するタイマー情報テーブル生成手段を含むことを特徴とする。

【0027】タイマー情報テーブルはタイマー回路がタイマーアクションになるまでに生成しておくことが好ましい。

【0028】本発明のマイクロコンピュータは、ソフトウェアによる割り込みルーチンを介さずに、メモリ上のタイマー情報テーブルに記憶されているタイマー値をハード的にタイマー回路に設定することが出来る。従って本発明によればリアルタイムにタイマー値の設定が可能なタイマー機能を備えたマイクロコンピュータを提供することが出来る。

【0029】なお、前記タイマー情報テーブルを生成す

るための情報を記憶した記憶手段を含み、前記タイマー情報テーブル生成手段は、前記タイマー情報テーブルを生成するための情報に基づき前記半導体装置がアクセス可能なメモリ上にタイマー情報テーブルを生成するようにもよい。

【0030】前記タイマー情報テーブルを生成するための情報とは、例えばタイマー情報テーブルを生成するプログラムの処理対象となるデータでも良いし、プログラム自体でもよい。

【0031】また本発明のマイクロコンピュータは、前記タイマー情報テーブル生成手段は、同一のクロックソースでカウント可能な範囲毎にタイマー情報テーブルを生成することを特徴とする。

【0032】ここにおいて同一のクロックソースでカウント可能な範囲とはたとえばカウント動作を行う際に基準となる周波数が同一な範囲をいう。

【0033】本発明のマイクロコンピュータは、前記タイマー情報テーブル生成手段は、フィードバック情報に基づき前記タイマー情報を生成することを特徴とする。

【0034】本発明によればフィードバック情報が反映されたタイマー値をリアルタイムに設定可能なタイマー機能を備えたマイクロコンピュータを提供することができる。

【0035】本発明の電子機器は、上記いずれかに記載のマイクロコンピュータと、前記マイクロコンピュータの処理対象となるデータの入力手段と、前記マイクロコンピュータにより処理されたデータを出力するための出力手段とを含むことを特徴とする。

【0036】本発明の電子機器によれば、真のリアルタイム性を要求されるタイマー機能を備えた電子機器を提供することができる。

【0037】

【発明の実施の形態】 1. 半導体装置

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

【0038】図1は本実施の形態の半導体装置のブロック図の一例であり、メモリアクセス調停回路をタイマー制御回路内に持つ場合である。なお同図において本実施形態の半導体装置10は、少なくともタイマーハードウェア20、タイマーハードウェア30、メモリ50を含めばよくそれ以外のブロックについては任意の構成要素とすることができます。

【0039】タイマーハードウェア20は、タイマー値設定レジスタ22、タイマーカウンタ24、割り込みコントロール回路26を含む。タイマーカウンタ24はカウントアップ動作を行い、カウント値がゼロに回り込む時に、タイマーオーバーフロー信号28を出力する。

【0040】なおタイマーハードウェア20はダウンカウンタでもよく、この場合にはカウンタ値がゼロになったときにタイマーアンダーフロー信号を出力する。以下タイマー

回路20がアップカウンタである場合を例にとり説明するが、ダウンカウンタである場合（タイマーアンダーフロー信号を使用する場合）も同様に制御することができる。

【0041】また割り込みコントロール回路26はタイマーオーバーフロー信号28を受けると、当該タイマーオーバーフロー信号28をタイマー制御回路30に向け出力する。

【0042】タイマー制御回路30はタイマー情報テーブル52に基づきタイマー制御を行うよう構成されておりメモリアクセス調停回路32を含む。

【0043】タイマー制御回路30はタイマーオーバーフロー信号28を受けると、タイマー情報テーブル52からタイマー値を読み出してタイマー設定値レジスタに転送する処理を行う。

【0044】メモリアクセス調停回路32はCPUからのメモリアクセスとの調停を行った上で、メモリ50上に設けられたタイマー情報テーブル52の内容を所定のタイミングで読み出す処理を行う。

【0045】CPU40は、システム全体の制御、システム内の各ブロックへの命令の指示、または各種アプリケーションの実行処理を行うものである。

【0046】メモリ50はRAM等で構成されており、タイマー情報テーブル52が記憶されている。なおタイマー情報テーブル52をRAM上にもつ場合にはタイマー制御を行うまでにアプリケーションプログラム等により生成するようにもよい。またタイマー情報テーブル52をROM上に予め記憶しておくようにしても良い。

【0047】ポート出力コントロール回路60はタイマーオーバーフローに基づき各種制御等に必要なポート出力を生成する回路である。

【0048】なお図1ではタイマー制御回路30内に、メモリアクセス調停回路32を有する場合についての構成について説明したが、メモリアクセスの調停にCPUのバス調停機能を用いるようにしてよい。

【0049】図2は本実施の形態の半導体装置のブロック図の他の一例であり、メモリアクセスの調停にCPUのバス調停機能を用いる場合である。なお同図において本実施形態の半導体装置110は、少なくともタイマーハードウェア120、タイマーハードウェア130、メモリ150を含めばよくそれ以外のブロックについては任意の構成要素とすることができます。

【0050】タイマーハードウェア120、CPU140、メモリ150、ポート出力コントロール回路160については、図1のタイマーハードウェア20、CPU40、メモリ50、ポート出力コントロール回路60と同様の構成である。

【0051】ここで本実施の形態のタイマー制御回路130は、図1のようにメモリアクセス調停回路を有して

いないため、CPUのバス調停機能を用いてメモリ150上のタイマー情報テーブル152に対してアクセスを行う点が図1のタイマー制御回路と異なっている。すなわちタイマー制御回路130はタイマー情報テーブルに対してアクセスが必要となるとCPUに対してバスリクエスト信号132を出力する。

【0052】そしてCPUからバスアクノレッジ信号134を受とった後、メモリアクセス要求を出し、一定時間後にCPUバス154上のアクセスデータを受け取る。

【0053】図3は本実施の形態のタイマー制御回路の構成について説明するための図である。

【0054】タイマー制御回路400は、タイマー制御ステートマシン410、AddrPointer420、BaseRegister430、TempCNT440、メモリアクセス要求回路450を含む。

【0055】タイマー制御ステートマシン410は、タイマー回路に対する制御及びメモリアクセスを制御するステートマシンである。

【0056】AddrPointer420は、メモリアクセス用の内部アドレスポインタである。所与のタイマー情報テーブルの処理の最初にタイマー情報テーブルのタイマー値の先頭アドレスが格納される。タイマー値の先頭アドレスはBaseRegister430の値に所定のオフセット値を加えて求められる。

【0057】BaseRegister430は、タイマー情報テーブルの先頭アドレスを格納している。タイマーを起動する前にタイマー制御を行うソフトウェアによってBaseRegister430にアクセス対象となるタイマー情報テーブルの先頭アドレスの値が格納される。複数のタイマー情報テーブルが連続してアクセスされる場合には、当該タイマー情報テーブルのタイマー値転送処理が終了すると、当該タイマー情報テーブルの次テーブルポインタがBaseRegister430に格納される。

【0058】TempCNT440は、タイマー情報テーブルから読み出してタイマー回路に転送したタイマー値の数をカウントし、当該タイマー情報テーブルからのタイマー値の転送の終了を判断するための内部カウンタ回路である。

【0059】メモリアクセス要求回路450は、タイマー制御ステートマシン410からの要求を受けて、AddrPointer420を利用してメモリ上のテーブルから必要な値をメモリに要求する処理を行う。

【0060】なお図1のタイマー制御回路においてはメモリアクセス要求回路450はメモリアクセス調停回路32(図1参照)に対してアクセス要求を行い、図2のタイマー制御回路においてはメモリアクセス要求回路はCPU140(図2参照)に対してバスアクセス要求を行うことになる。

【0061】図4はメモリに生成されたタイマー情報テ

ーブルについて説明するための図である。

【0062】ここではメモリ上にタイマー情報テーブルA、タイマー情報テーブルB、タイマー情報テーブルCの3つのタイマー情報テーブルが生成されている場合を例にとり説明する。

【0063】ここでLinkEnable210、1310、1410には次にリンクすべきタイマー情報テーブルの有無を示す情報が格納されている。210や220のように”1”であれば当該タイマー情報テーブルのすべてのタイマー値を転送し終えたらリンクアドレスで示される次のタイマー情報テーブルに処理を移す。また”0”であれば当該タイマー情報テーブルのすべてのタイマー値を転送し終えたら処理を終了する。

【0064】リンクアドレス220、1320、1420には次に制御を移すべきタイマー情報テーブルの先頭アドレスが格納されている。例えばタイマー情報テーブルA、タイマー情報テーブルB、タイマー情報テーブルCの順で制御を移す場合には、220にはタイマー情報テーブルBの先頭アドレスが、1320にはタイマー情報テーブルCの先頭アドレスが格納されている。1420のようにLinkEnableが0の場合には次に制御を移すタイマー情報テーブルはないのでこの値は参照されない。

【0065】転送タイマー値数230、1330、1430にはこのタイマー情報テーブルに格納されているタイマー値の転送回数が格納されている。例えば230のように転送タイマー値数に20がセットされている場合には、270-0から270-19までの20個のタイマー値がタイマー回路に転送される。

【0066】クロックソース240、1340、1440には、タイマーのクロックソースを指定するための情報が格納されている。本実施の形態ではカウント動作に用いるクロックソースを複数の周波数の異なるクロックソースから選択できるように構成されている。例えばタイマー情報テーブルAから転送されたタイマー値に対しては1MHzのクロックソースを用いてカウント動作を行い、タイマー情報テーブルBから転送されたタイマー値に対しては500KHzのクロックソースを用いてカウント動作を行い、タイマー情報テーブルCから転送されたタイマー値に対しては250KHzのクロックソースを用いてカウント動作を行う。

【0067】このように実施の形態では、同一のクロックソースカウント可能な範囲毎にタイマー情報テーブルを生成する。

【0068】同一のクロックソースでカウント可能な範囲とはたとえばカウント動作を行う際に基準となる周波数が同一な範囲をいう。

【0069】データサイズ250、1350、1450にはタイマー値をタイマーに転送する際の転送データ長が格納されている。例えばバイト単位で転送する場合には”0”、ワード単位に転送を行う場合には”1”をセ

ットするようにしてもよい。なお、常に固定長で転送する場合には不用である。

【0070】IRQEN260、1360、1460は当該テーブル内のすべてのタイマー値の転送が終了したときにその終了を割り込み（IRQ）を介してCPUに通知するか否かに関する情報を格納する。例えば”0”の時IRQによる通知なし、”1”の時IRQによる通知ありとしてもよい。

【0071】タイマー値270-0～270-19、1370-0～1370-9、1470-0～1470-11はタイマー値設定レジスタに転送されるタイマー値が格納されている。

【0072】なおタイマー情報テーブルの構成要素については、タイマー値のみ必須であり、他の構成要素については任意である。また構成要素の種類やくみ合わせも図4の例に限られない。

【0073】また図5はタイマー情報テーブルとタイマー出力との関係について説明するための図である。

【0074】区間A、区間B、区間Cはそれぞれタイマー情報テーブルA、B、Cによりタイマー主力がコントロールされる区間である。

【0075】この例では各区間A、B、Cのタイマー制御を行う場合のクロックソースにはそれぞれ1MHz、500kHz、250kHzが用いられる。このように本実施の形態では、同一のクロックソースでカウント可能な範囲毎にタイマー情報テーブルを生成する。

【0076】区間Aでは図4のタイマー情報テーブルAのタイマー値270-0～270-19に従って、区間A内の小区間A0、A1、A2…のタイマー出力が行われる。すなわち各カウント値がオーバーフローするたびに（311、312、313…）、ポート出力のH、Lの切り替えを行う。

【0077】区間B、Cについても同様である。このように本実施の形態では各タイマー情報テーブルA、B、Cに格納されたタイマー値に基づきタイマー出力をを行い（311、312、313…）、タイマー出力に基づき360に示すようなポート出力360が生成される。

【0078】なおテーブルCでIRQEN=1としておくことにより、390のタイミングで割り込みを発生させることができるので、当該割り込みによりタイマー情報テーブルによるタイマーコントロールの終了を確認することが出来る。

【0079】また例えばポート出力回路（図1の60、図2の160参照）にトグル機能をもたらすことにより、図5に示すポート出力360をPWM-Pulse Width Modulation出力として応用することが可能である。

【0080】図6はタイマーステートマシンで行われる制御例を説明するためのフローチャート図である。

【0081】テーブルタイマーイネーブルになると、BaseRegisterとタイマー値格納オフセットからタイマー値

の最初のアクセスアドレスを演算しこれをAddrPointerに格納する（ステップS10、S20）。ここでタイマー値格納オフセットは処理対象となるテーブルの先頭アドレスと最初のタイマー値の先頭アドレスの差により演算される。またBaseRegisterの値はタイマー情報テーブルによるタイマーコントロールが始まるまでに所定のアプリケーションソフトによって格納される。

【0082】次に転送タイマー値数をメモリ上にあるタイマー情報テーブルからロードしてTempCNTレジスタに格納する（ステップS30）。

【0083】そしてTempCNTが0になるまでステップS50～S90までの処理を繰り返す。

【0084】まずAddrPointerのさすアドレスに基づきメモリ上のタイマー情報テーブルからタイマー値をロードする（ステップS50）。

【0085】そしてロードされたタイマー値をタイマーハードウェアのタイマー値設定レジスタに転送する（ステップS60）。

【0086】そしてTempCNTをデクリメントし、AddrPointerが次のタイマー値のアドレスを指すように更新する（ステップS70、S80）。

【0087】そしてタイマーオーバーフローを検出するとまたステップS40に戻る（ステップS90）。

【0088】またTempCNTが0になつたらステップS100～S130までの処理を行う。

【0089】まずIRQEN=1であれば割り込み起動を行う（ステップS100、S110）。

【0090】そしてLinkEnable=1の場合にはAddrPointerの値が次のタイマー情報テーブルのタイマー値の先頭を指すように更新し、LinkEnable=1でない場合には処理を終了する（ステップS130）。

【0091】次にタイマー情報テーブルの生成について説明する。

【0092】図7はアプリケーションプログラムがメモリ上にタイマー情報テーブルを生成する際の処理フローである。

【0093】まずタイマー情報テーブルによる制御が必要な否か判断し、必要ない場合にはタイマー情報テーブルを生成しない（ステップS210）。なおタイマー情報テーブルを生成しない場合にはタイマー制御回路を介しない通常のソフトウェア割り込みによるタイマー制御を行うことも出来る。

【0094】タイマー情報テーブルによる制御を行う場合には①～③のいずれかの処理を行いタイマー情報テーブルを生成する（ステップS220）。

【0095】① 所定の計算式を用いて設定すべきタイマー値をタイマー情報テーブル上に展開する。

【0096】② 予めROMに格納されたタイマーのベースとなる値をRAM上のタイマー情報テーブル上に展開する。

【0097】③ 予めROMに格納されたタイマーのベースとなる値に対して所定の演算式による演算を施してタイマー値を求め、RAM上のタイマー情報テーブル上に展開する。

【0098】ここで次のタイマー情報テーブルの生成が必要となる場合には、次テーブルの先頭ポインタを当該テーブルのリンクアドレスにセットし、次のタイマー情報テーブルを生成するためにステップS220にいく（ステップS240）。

【0099】ここで次のタイマー情報テーブルが必要でない場合にはタイマー情報テーブル生成処理を終了して、タイマー制御回路のBaseRegisterに最初に使用するタイマー情報テーブルのアドレスを設定する（ステップS250）。

【0100】そしてテーブルタイマーをイネーブルにする（ステップS260）。

【0101】テーブルタイマーがイネーブルになると、タイマー制御回路がタイマーコントロールを行う（図4参照）。

【0102】2. マイクロコンピュータ

図8は、本実施の形態のマイクロコンピュータのハードウェアブロック図の一例である。

【0103】本マイクロコンピュータ700は、CPU510、キャッシュメモリ520、LCDコントローラ530、リセット回路540、タイマー回路550、リアルタイムクロック（RTC）560、DAM570、割り込みコントローラ580、シリアルインターフェース590、バスコントローラ600、A/D変換器610、D/A変換器620、入力ポート630、出力ポート640、I/Oポート650、クロック発生装置560、プリスケーラ570、及びそれらを接続する各種バス680等、各種ピン690等を含む。

【0104】タイマー回路550は、図1で説明したタイマー回路20、タイマー制御回路30等を含む。

【0105】RAM720にはタイマー情報テーブルが生成される。

【0106】本実施の形態のマイクロコンピュータは、ソフトウェアによる割り込みルーチンを介さずに、RAM上のタイマー情報テーブルに記憶されているタイマー値をハード的にタイマー回路に設定することができる。このため高度のリアルタイム性を実現できるタイマー機能を備えたマイクロコンピュータを提供することが出来る。

【0107】3. 電子機器

図9に、本実施の形態の電子機器のブロック図の一例を示す。本電子機器800は、マイクロコンピュータ（またはASIC）810、入力部820、メモリ830、電源生成部840、LCD850、音出力部860を含む。

【0108】ここで、入力部820は、種々のデータを

入力するためのものである。マイクロコンピュータ810は、この入力部820により入力されたデータに基づいて種々の処理を行うことになる。メモリ830は、マイクロコンピュータ810などの作業領域となるものである。電源生成部840は、電子機器800で使用される各種電源を生成するためのものである。LCD850は、電子機器が表示する各種の画像（文字、アイコン、グラフィック等）を出力するためのものである。音出力部860は、電子機器800が出力する各種の音（音声、ゲーム音等）を出力するためのものであり、その機能は、スピーカなどのハードウェアにより実現できる。

【0109】本実施の形態の電子機器は例えばPWMタイマー、プリンタ、携帯機器、玩具等である。特にPWMタイマーを利用したモーターコントロール、PWM出力によるサウンド出力、PWM出力による赤外線リモートコントロール出力などを行う場合に有効である。

【0110】本実施の形態の電子機器によれば、真のリアルタイム性を要求されるタイマー機能を備えた電子機器を提供することができる。

【0111】なお、本発明は本実施形態に限定されず、本発明の要旨の範囲内で種々の変形実施が可能である。

【0112】例えばタイマー情報テーブルの内容は図4で説明した例に限られない。

【0113】また本実施の形態では、クロックソースの違いによってテーブルを分ける場合を例にとり説明したがこれに限られない。たとえばクロックソースの変化を1のタイマー情報テーブルで判断可能なテーブル構成を有する場合には、クロックソースが異なっても複数のテーブルを用意する必要はない。

【0114】またクロックソースが同じでも、他のコントロール情報、例えばタイマー値を転送する際の転送データサイズの変化によりテーブルを分けても良い。

【0115】またクロックソースや転送データサイズ等にコントロール情報が同じでも、使い勝手によってテーブルを分けても良い。すなわちたとえば基本パターンとなるタイマー情報テーブルA、B、A、C、Dがあつてこれらが任意の順序で組み合わされた制御が発生する場合には、そのすべてを網羅した5！通りのテーブル情報を予め作成しておくのではなく、リアルタイムにくみ合させて制御する場合でもよい。この場合には次のテーブルへのリンクアドレスは現在参照中のテーブルの最後のタイマー値の転送が終了する前までに書き換えておく必要がある。

【図面の簡単な説明】

【図1】本実施の形態の半導体装置のブロック図の一例であり、メモリアクセス調停回路をタイマー制御回路内に持つ場合である。

【図2】本実施の形態の半導体装置のブロック図の他の一例であり、メモリアクセスの調停にCPUのバス調停機能を用いる場合である。

【図3】本実施の形態のタイマー制御回路の構成について説明するための図である。

【図4】メモリに生成されたタイマー情報テーブルについて説明するための図である。先読み制御回路の動作例を説明するためのフローチャート図である。

【図5】タイマー情報テーブルとタイマー出力との関係について説明するための図である。

【図6】タイマーステートマシンで行われる制御例を説明するためのフローチャート図である。

【図7】アプリケーションプログラムがメモリ上にタイマー情報テーブルを生成する際の処理フローである。

【図8】本実施の形態のマイクロコンピュータのハードウェアブロック図の一例である。

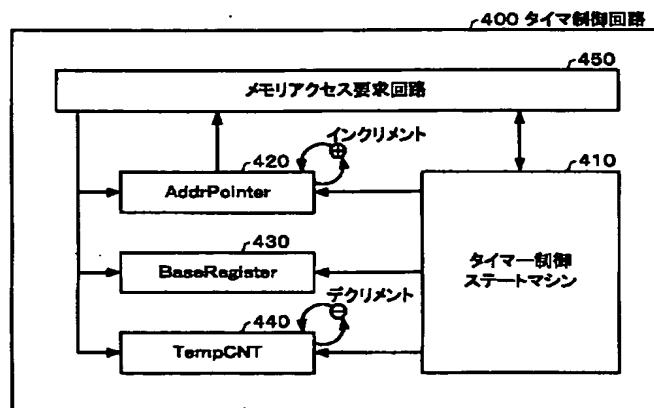
【図9】マイクロコンピュータを含む電子機器のプロック図の一例を示す。

【符号の説明】

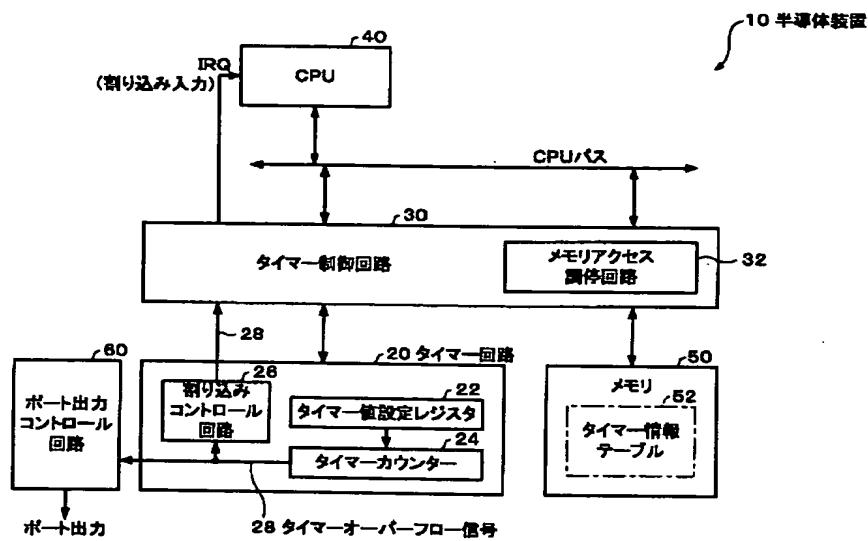
- 1 0 半導体装置
- 2 0 タイマー回路
- 2 2 タイマー値設定カウンタ
- 2 4 タイマーカウンター
- 2 6 割り込みコントロール回路
- 2 8 タイマーオーバーフロー信号
- 3 0 タイマー制御回路
- 3 2 メモリアクセス調停回路
- 4 0 C P U
- 5 0 メモリ
- 5 2 タイマー情報テーブル
- 6 0 ポート出力コントロール回路
- 1 1 0 半導体装置
- 1 2 0 タイマー回路
- 1 2 2 タイマー値設定カウンタ
- 1 2 4 タイマーカウンター
- 1 2 6 割り込みコントロール回路
- 1 2 8 タイマーオーバーフロー信号

- 1 3 0 タイマー制御回路
- 1 4 0 C P U
- 1 5 0 メモリ
- 1 5 2 タイマー情報テーブル
- 1 6 0 ポート出力コントロール回路
- 4 0 0 タイマー制御回路
- 4 1 0 タイマー制御ステートマシン
- 4 2 0 AddrPointer
- 4 3 0 BaseRegister
- 4 4 0 TempCNT
- 4 5 0 メモリアクセス要求回路
- 5 1 0 C P U
- 5 3 0 L C D コントローラ
- 5 4 0 リセット回路
- 5 5 0 プログラマブルタイマ
- 5 6 0 リアルタイムクロック (R T C)
- 5 7 0 D R A M コントローラ兼バス I / F
- 5 8 0 割り込みコントローラ
- 5 9 0 シリアルインターフェース
- 6 0 0 バスコントローラ
- 6 1 0 A / D 変換器
- 6 2 0 D / A 変換器
- 6 3 0 入力ポート
- 6 4 0 出力ポート
- 6 5 0 I / O ポート
- 6 6 0 クロック発生装置 (P L L)
- 6 7 0 プリスケーラ
- 6 8 0 各種バス
- 6 9 0 各種ピン
- 7 0 0 マイクロコンピュータ
- 7 1 0 R O M
- 7 2 0 R A M
- 8 0 0 電子機器

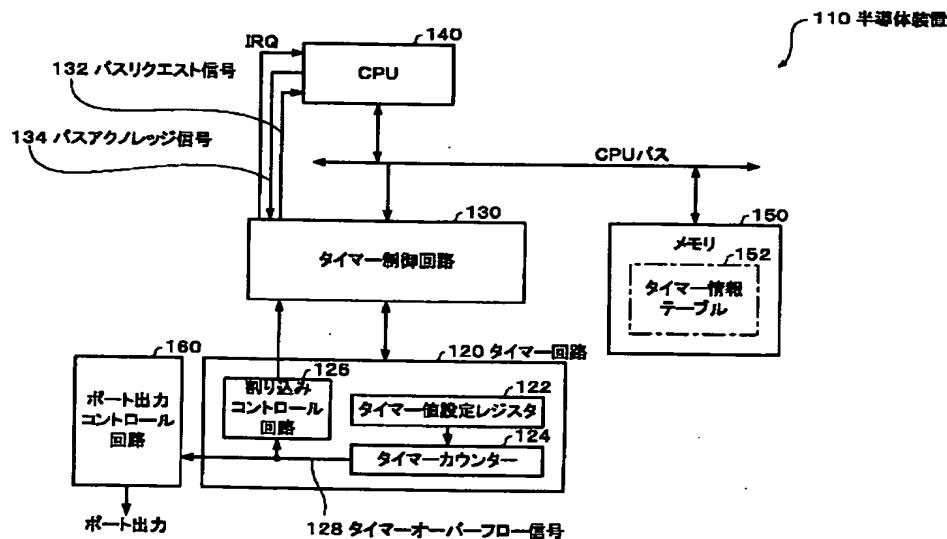
【図3】



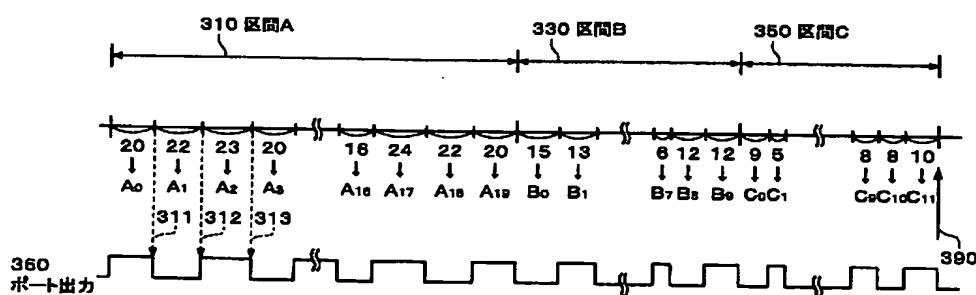
【図1】



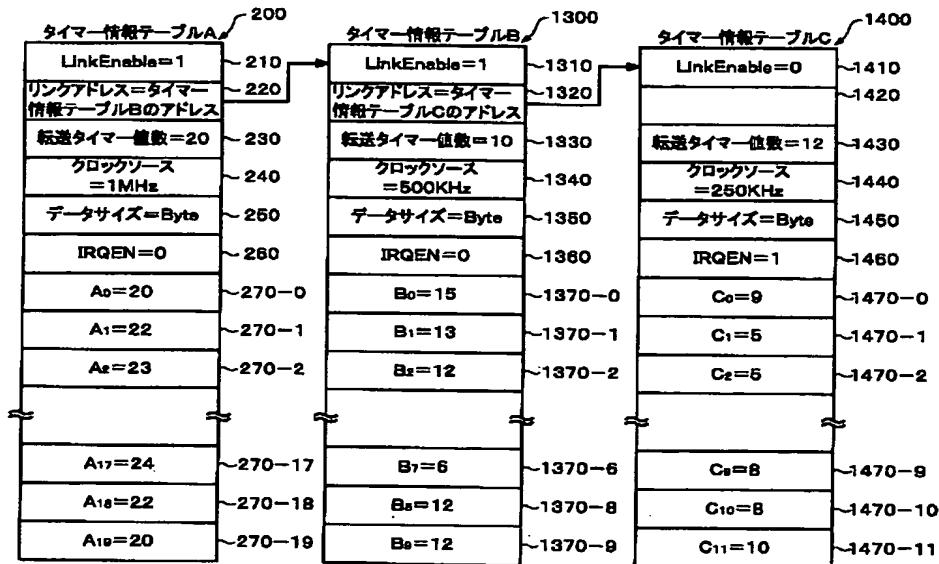
【図2】



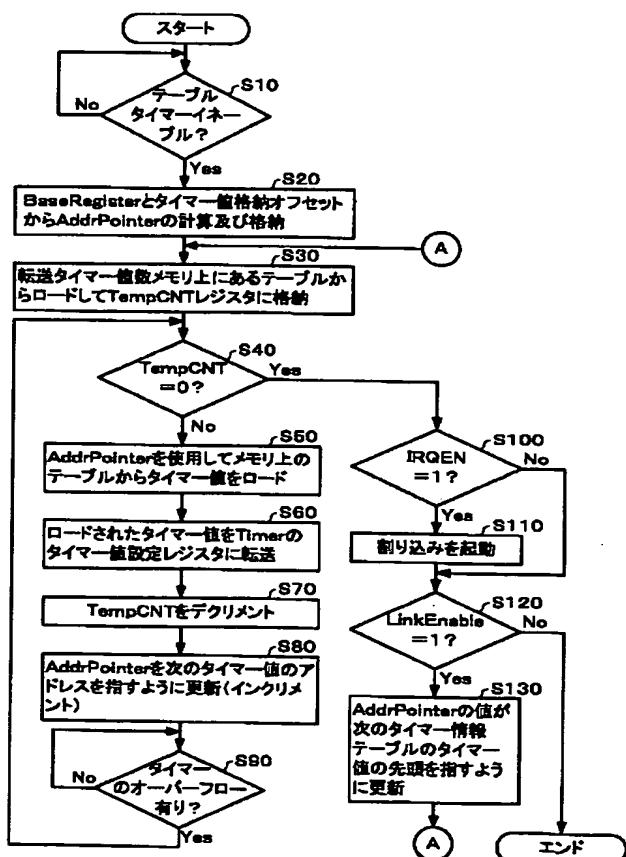
【図5】



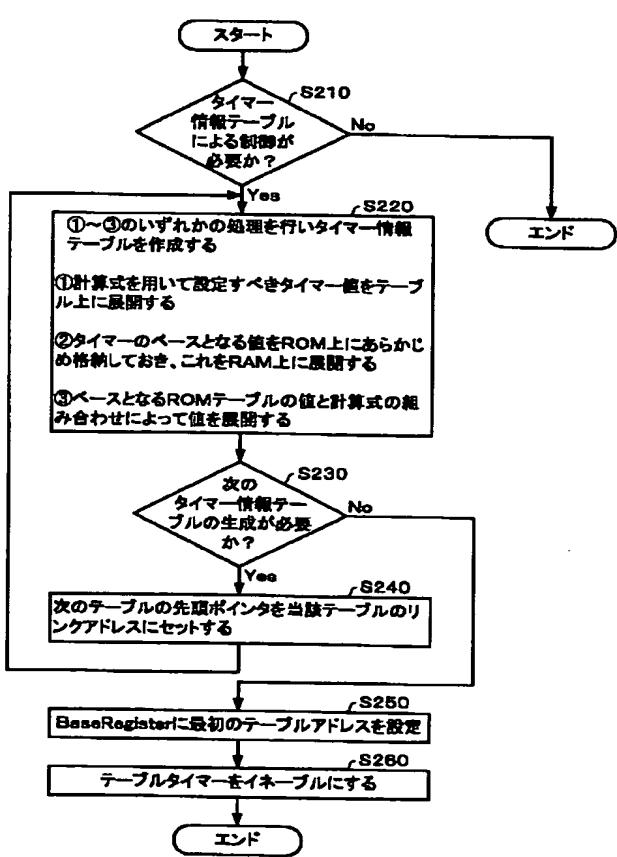
【図4】



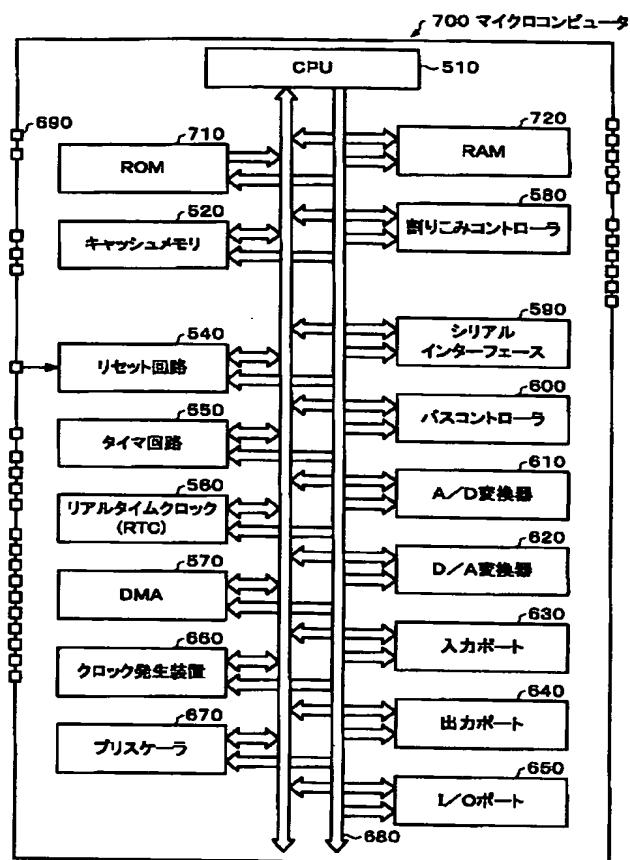
【図6】



【図7】



【図8】



【図9】

